 Institución Universitaria	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01- 27

**REDISEÑO DE TARJETA DE CONTROL POR MODOS DESLIZANTES PARA CONVERTIDORES  
CONMUTADOS**

Carlos Alberto Ruiz Silva


Ingeniería en Electrónica

Director

Juan Pablo Villegas Ceballos

**INSTITUTO TECNOLÓGICO METROPOLITANO  
FACULTAD DE INGENIERÍA EN ELECTRÓNICA Y TELECOMUNICACIONES**

**2021**


	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## RESUMEN

---

El rediseño de control por modos deslizantes para convertidores conmutables de una tarjeta, parte de la necesidad de conocer el funcionamiento de la tarjeta actual, para poder determinar las deficiencias del sistema, para esto se implementa el diseño en un hardware de simulación como el MULTSIM, donde se integra todo el circuito de amplificación con un comparador el cual llega a la entrada de un circuito integrado CMOS, para convertir la salida en una señal digital, donde se lleva esta señal digital a un MOSFET para la aplicación de baja tensión, baja potencia y conmutación resistiva en altas frecuencias para que pueda trabajar como una fuente conmutada de alimentación, para este circuito se realiza el rediseño partiendo de mejorar la parte de amplificación, un mejor rango de tensión y a través de aplicación de modos deslizantes, para obtener una mejor atenuación de la corriente y poder lograr la linealización del sistema, para reducir el espacio de control y mantener estable el sistema. Se rediseña nuevamente el circuito, realizando el incremento del voltaje y mejorando la ganancia en la fuente a través del cambio de resistencia para una mejor relación en el divisor de voltaje, se coloca un convertidor BUCK después a la salida del MOSFET, donde se simula el circuito en MULTSIM y se observa el mejor control de la corriente, donde hay mejor control y se mantiene dentro de las 2 bandas inferior y superior. La amplificación se intenta modificar del diseño original para reducir los amplificadores suma y resta, pero no fue posible. Con este nuevo diseño y la comprobación con la simulación de la señal en MULTISIM, se puede implementar físicamente para el mejor cuidado de los equipos del laboratorio, acoplados a este nuevo diseño de control de convertidor conmutado.

*Palabras clave:* Rediseño, hardware, amplificadores, convertidores conmutados, modos deslizantes, control, estabilidad.

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## RECONOCIMIENTOS


Es de gran satisfacción hoy poder dar las gracias primeramente a Dios y a los ángeles que me acompañaron en este reto cumplido y a los que vendrán.

A mi familia, Laura Castañeda Moreno mi esposa, Pablo Ruiz Castañeda e Isabella Ruiz Castañeda mis hijos, por toda la paciencia de no poder compartir muchos momentos por estar ocupado en todas las ocupaciones académicas.

A mi madre María Ofelia Silva Suarez que ya no está con nosotros, por darme la vida, su compañía y todos esos momentos de su vida para enseñarme que la perseverancia y el sacrificio valen la pena, también a mi padre Jesús Emilio Ruiz David que fue el tesoro que me dejó mi madre, porque hoy se siente orgulloso de mí.

Igualmente, a todos los profesores del ITM que aportaron a mi crecimiento intelectual y espiritual, que también aportaron toda su experiencia y conocimiento los cuales me permitieron llegar a este punto tan importante en mi vida y en especial a mi asesor el profesor Juan Pablo Villegas Ceballos, por acompañarme en este proyecto y darme las herramientas suficientes para realizar este trabajo y poderlo retroalimentar a ustedes a través de este informe final.

Que Dios les dé a todas estas personas salud y bendiciones para que pueda continuar compartiendo con cada uno de ellos todos mis proyectos venideros.

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

# ACRÓNIMOS

---

MIRP Máquinas Inteligentes y Reconocimiento de Patrones

NWK Capa de la red de pila ZigBee

MDS Escalamiento multidimensional


SMC Slider Mode Control (Control Modos deslizante)

PID Controlador Proporcional, Integral y derivativo

PCB Printed Circuit Board (Placa o Diseño de Circuito Impreso)


PV Photo Voltaico (sistemas fotovoltaicos)

MPPT Maximum Power Point Tracker (Seguimiento del punto de máxima potencia)

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## **TABLA DE CONTENIDO**

1.	INTRODUCCIÓN .....	6
2.	MARCO TEÓRICO .....	8
3.	METODOLOGÍA.....	24
4.	RESULTADOS Y DISCUSIÓN.....	40
5.	CONCLUSIONES, RECOMENDACIONES Y TRABAJO FUTURO .....	43
	REFERENCIAS .....	45


	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

# 1. INTRODUCCIÓN

Los convertidores conmutados son utilizados para el acople de diferentes equipos con el objetivo de procesar la potencia manteniendo los tipos, niveles y características de la señal eléctrica cumpliendo unos requerimientos o especificaciones dadas por la misma aplicación. A partir del análisis de estos dispositivos se encuentra que son sistemas altamente no lineales, lo cual lleva a la necesidad de llevarlos a modelos lineales para utilizar en ellos estrategias lineales como el PID, las cuales se diseñan en un punto de operación específico. Esta linealización del sistema reduce el espacio de controlabilidad y estabilidad del sistema, debido que si se lleva al sistema a trabajar en un punto de operación alejado del punto de operación seleccionado para la linealización el sistema puede entrar en una inestabilidad, sin embargo, para comprobar esto se requiere de pruebas matemáticamente complejas que dificultan el diseño del control.

Una solución a este problema es el uso de técnicas no lineales, las cuales no requieren una linealización del sistema y que desde el mismo diseño de la estrategia se garantiza la controlabilidad y estabilidad del sistema para un amplio rango de operación. Una de las técnicas no lineales más utilizadas en los convertidores conmutados es la estrategia por modos deslizantes, la cual por su naturaleza de convergencia binaria permite conmutar los dispositivos semiconductores de los convertidores.

Esta estrategia ha sido ampliamente utilizada en el laboratorio de electrónica y energías renovables de parque i generando una gran cantidad de publicaciones en el área de las energías renovables, sin embargo, para el avance que ha tenido la técnica y las necesidades de las soluciones actuales se requiere de una actualización del hardware buscando una mayor flexibilidad de usos del hardware evitando un rediseño de esta cada vez que se requiera una implementación diferente.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## **1.1 Objetivos**

### **1.1.1 General**

Diseñar una tarjeta de control para la estrategia SMC que permita la aplicación de las estrategias utilizadas en el laboratorio EER con una mayor maniobrabilidad en los parámetros de la estructura de control.

### **1.1.2 Específicos**


- Analizar las deficiencias de la estrategia y hardware implementadas actualmente.
- Rediseñar el hardware de una nueva tarjeta mejorando las deficiencias y falencias encontradas.
- Analizar el rendimiento y funcionamiento de la tarjeta utilizando un simulador de circuitos.
- Diseñar el PCB con el diseño realizado y el hardware seleccionado.

### **1.1.3 Actividades a desarrollar**

El análisis de funcionamiento de la tarjeta actual, permitirá buscar las posibilidades de implementar la o las mejoras de dicha tarjeta a través de la aplicación de modos deslizantes, que permitirá conmutar los dispositivos semiconductores de los convertidores, obtener un mejor control de corriente en el sistema.

Teniendo comprendido el funcionamiento del diseño actual, se tratará de implementar en el hardware MULTISIM, las mejoras del diseño aplicando la técnica de modos deslizantes, para poder simular y verificar visualmente la señal de control y estabilidad de la corriente. Con la simulación se puede evaluar si cumple con las correcciones de mejora y si hay que realizar algún ajuste del sistema.

Finalmente se pretende llegar a obtener la información del esquemático y el layout que nos permite ver finalmente el diseño físico de la tarjeta.

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## 2 MARCO TEÓRICO


### 2.1 ANTECEDENTES

El laboratorio de electrónica y energías renovables tiene un amplio recorrido y experiencia en el desarrollo de estrategias de control no lineales aplicadas a sistemas de gestión de energía basadas en fuentes no renovables. A continuación, se nombran algunos de los trabajos desarrollados por los investigadores de la línea de investigación.

#### 2.1.1 Cargador de baterías fotovoltaico con control por modos deslizantes y limitación de la derivada de corriente de carga.

En los PV (sistemas fotovoltaicos), un cargador de baterías alimentado por un generador PV está compuesto de cuatro partes principales: el generador PV, un convertidor de potencia, un banco de baterías y un sistema de control. La tensión del generador PV usualmente es mayor a la tensión del banco de baterías, por lo tanto, se necesita un convertidor reductor para acoplar el generador PV al banco de baterías. El sistema de control se encarga de extraer la máxima potencia del generador PV, modificando su tensión, y de regular la corriente entregada a la batería para mantenerla dentro de los límites requeridos. Adicionalmente, el sistema de control puede incluir límites máximos para la corriente de carga de las baterías y su derivada. Estos límites ayudan a extender la vida útil de las baterías, ya que, a mayores valores de las corrientes de carga y su derivada, menor será la vida útil de las baterías. En los últimos años se han propuesto técnicas de MPPT que utilizan controladores en modos deslizantes (SMC por sus siglas en inglés) en el lazo interno para regular una variable en el convertidor y un lazo externo para realizar el seguimiento del punto de máxima potencia (MPP por sus siglas en inglés) como Perturbar y Observar o Control de Búsqueda en Extremos, se utiliza para realizar el seguimiento del punto de máxima potencia. Por un lado, genera una tensión de referencia que debe ser seguida por



	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

un controlador lineal, cuya acción de control es la referencia de un SMC de la corriente del capacitor de entrada de un convertidor Boost conectado al generador. (Ramos-Paja, 2018)

### 2.1.2 Controlador adaptativo híbrido lineal / no lineal para batería cargador / descargador en sistemas de energía renovable.

La figura 1 presenta una estructura ampliamente adoptada para sistemas de energía basados en generadores renovables: un generador administrado por un convertidor DC/DC, que a su vez es controlado por un controlador MPPT para garantizar un funcionamiento óptimo; y una batería interconectada con un cargador/descargador, es decir, un convertidor DC/DC bidireccional.

**Figura 1** Celda de combustible híbrida / sistema de energía fotovoltaica.

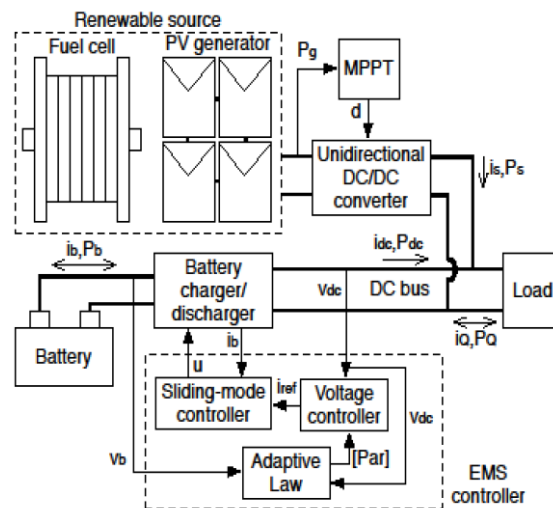



Imagen tomada de: (GARCÉS, 2015, January).

Las salidas de ambos convertidores DC/DC están conectadas para formar un bus DC bidireccional. Dado que las cargas están conectadas a dicho bus de CC, los convertidores

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

CC/CC deben proporcionar un voltaje estable al bus en cualquier condición de funcionamiento. Dado que el convertidor DC/DC asociado al generador renovable es un controlador para asegurar una operación MPPT, el voltaje de salida de dicho convertidor DC/DC no está controlado. Por lo tanto, ese convertidor DC/DC se comporta como una fuente de energía. El convertidor bidireccional DC/DC, es decir, cargador / descargador, debe implementarse con estructuras síncronas para permitir flujos de corriente tanto positiva como negativa desde y hacia la batería. Una estructura clásica utilizada para tal aplicación es la topología bidireccional presentada en la Figura 2.

**Figura 2** Esquema eléctrico del cargador / descargador

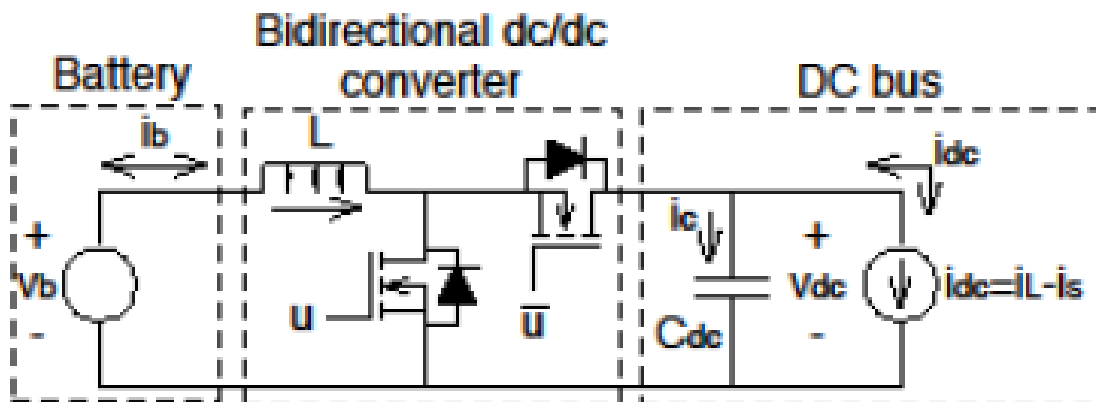



Imagen tomada de: (GARCÉS, 2015, January).

El primer desafío es diseñar un controlador no lineal para garantizar la estabilidad global del cargador / descargador en cualquier condición de funcionamiento. En el trabajo (GARCÉS, 2015, January) se propone diseñar un controlador de modo deslizante (SMC) debido a su robustez y baja sensibilidad a las variaciones de parámetros. Tales características de este convertidor permiten ignorar las pérdidas parasitarias sin afectar significativamente la validez de los análisis de modo deslizante.

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

### 2.1.3 Seguimiento del punto de máxima potencia basado en el control de modo deslizante de la admitancia PV promedio.

Los sistemas fotovoltaicos (PV) son una alternativa atractiva para producir energía limpia, ya que pueden dimensionarse para un amplio rango de potencias nominales tanto en modo autónomo como conectado a la red aplicaciones. Un sistema fotovoltaico típico está compuesto por una matriz fotovoltaica, un convertidor DC / DC para transformar la potencia proporcionada por el Fuente fotovoltaica y un inversor como se muestra en la Figura. 3.

**Figura 3** Arquitectura fotovoltaica de doble etapa conectada a la red

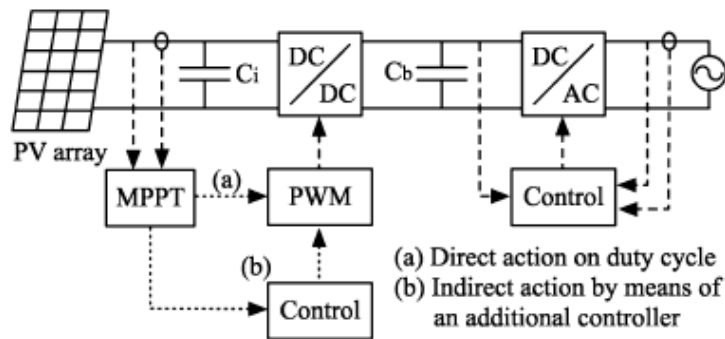




Imagen tomada de: (Montoya, 2014).

El campo fotovoltaico se caracteriza por un comportamiento no lineal que dificulta predecir el voltaje y la corriente para garantizar el máximo producción de energía. El punto de funcionamiento en el que el campo fotovoltaico proporciona su máxima potencia se denomina punto de máxima potencia (MPP). Entonces, el objetivo principal de la estrategia de control en un sistema fotovoltaico es asegurar el funcionamiento del sistema alrededor de su MPP (Seguimiento del punto de máxima potencia - MPPT) en cualquier condición

	<p style="text-align: center;">INFORME FINAL DE TRABAJO DE GRADO</p>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

ambiental. En el artículo (Montoya, 2014) se presenta una nueva solución SMC para controlar la admitancia PV promedio para rastrear la referencia proporcionada por un controlador MPPT externo, y al mismo tiempo, para mitigar las oscilaciones en el enlace de CC sin usar controladores de voltaje adicionales basado en un modelo linealizado.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## 2.2 MARCO TEÓRICO

### 2.2.1 Convertidor Básico Conmutado

Una alternativa más eficiente al regulador lineal es el convertidor conmutado. En un convertidor conmutado, el transistor funciona como un interruptor electrónico, al estar completamente activado o completamente desactivado (saturación o corte para un transistor bipolar BJT). Este circuito también se denomina troceador de continua (de chopper). En este circuito, la componente continua de la salida será menor o igual a la entrada.

Si suponemos que el interruptor de la Figura 4 es ideal, la salida es igual a la entrada cuando el interruptor está cerrado y es cero cuando está abierto. La apertura y cierre periódicos del interruptor producen la salida de pulsos mostrada en la Figura 4 c.

**Figura 4** (a) Convertidor CC-CC básico conmutado, (b) Equivalente para conmutación, (c)

Tensión de salida

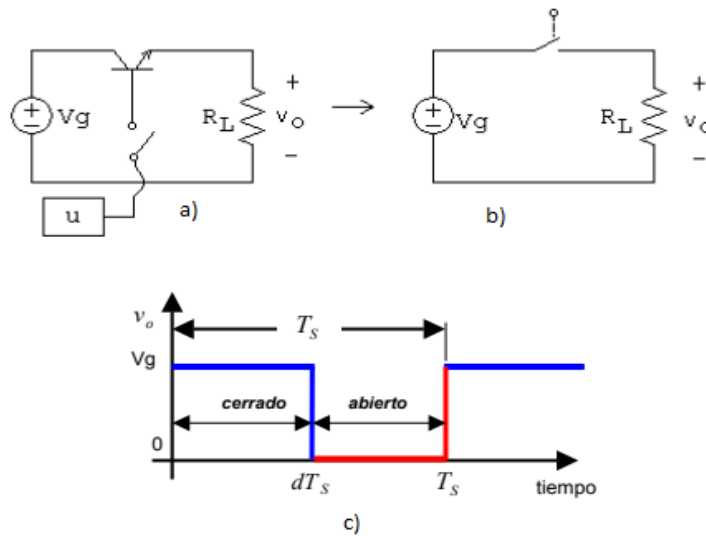



Imagen tomada de: (Hart, (2001))

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

La potencia absorbida por el interruptor ideal es cero. Cuando el interruptor está abierto, no pasa corriente por él; cuando el interruptor está cerrado, no cae tensión en el mismo. Por tanto, la carga absorbe toda la potencia y la eficiencia de energía es del 100%. En un interruptor real se producirán pérdidas, porque la tensión del interruptor no será cero cuando conduzca y el interruptor deberá pasar por la región lineal al pasar de un estado a otro.


La media o componente continua de la salida es:

$$V_o = \frac{1}{T} \int_0^T V_o(t) dt = \frac{1}{T} \int_0^{DT} V_s dt = V_s D \quad \text{Ec.1}$$

La componente continua de la salida se controla ajustando el ciclo de trabajo D, que es la fracción del periodo en la que el interruptor está cerrado:

$$D \equiv \frac{t \text{ conducción}}{t \text{ conducción} + t \text{ corte}} = \frac{t \text{ conducción}}{T} = t \text{ conducción} f \quad \text{Ec.2}$$

(Hart, (2001))

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

### 2.2.2 Control en Modo Deslizantes

La figura 5 muestra la técnica que se aplica en el diseño de lazos de corriente en convertidores conmutados de CC/CC, además en la reconstrucción integral, para ser implementadas en superficies estudiadas, las cuales permiten la aplicación de control en modo deslizante a superficies no lineales. (Arteaga Orozco, (2007))

**Figura 5** Control en Modo deslizante

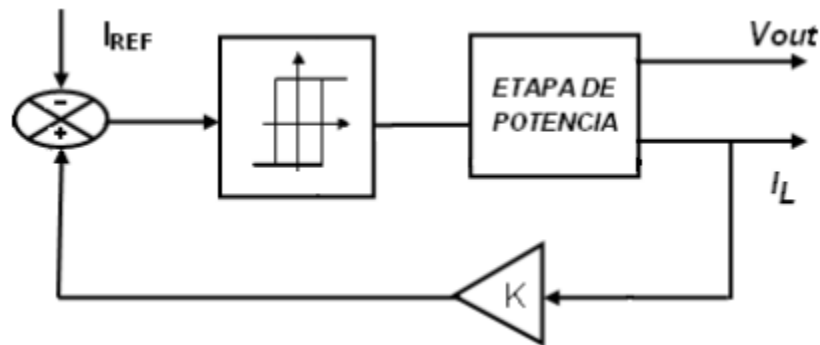



Imagen tomada de: (Arteaga Orozco, (2007)).

El control en modo deslizante tradicional se puede definir como la aplicación de una señal de control que conmuta a alta frecuencia y consigue llevar el estado del sistema a un campo escalar  $S(x)$ , denominado superficie de deslizamiento. La superficie será definida por el diseñador del sistema de control, con el objeto de que el estado cumpla las especificaciones deseadas. La principal ventaja de este control es su robustez ante perturbaciones cuando éstas tienen cotas conocidas. A continuación, se realizará el análisis de esta técnica cuando se considera un sistema no lineal de la forma:

$$\dot{x} = f(x) + g(x)u \quad \text{Ec.3}$$

donde  $x \in D$  de  $\mathbb{R}^n$  es su vector de estado y las funciones  $f, g$  son campos vectoriales suaves con  $g(x) \neq 0$  para todo  $x$ . Si se asume que el estado  $x$  es medible y que se puede definir el

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

campo escalar  $S(x)$  representado por una función suave en el dominio  $D$ , definida como superficie de deslizamiento de la forma (Ec.4), se puede sintetizar un control discontinuo  $u$  para conseguir que  $x(t)$  tienda a la superficie.

$$\sigma = \{(x, t) \in D \times \mathbb{R}, S(x) = 0\} \quad \text{Ec.4}$$

$\sigma$  tiene dimensión  $n - 1$ . El diseño de esta superficie debe ser de tal forma que el movimiento del sistema se restrinja a  $\sigma$  para que pueda exhibir el comportamiento deseado, ya sea el de regulación o el de seguimiento.

La superficie de deslizamiento más habitual en convertidores conmutados CC/CC, tiene la forma siguiente:

$$S(x) = K^T (x - X_e) \quad \text{Ec.5}$$

donde  $X_e$  es un vector constante y  $K^T$  son coeficientes escalares constantes. La función  $S(x)$  se asociará al error de las variables de estado, por lo tanto, se deberá asegurar que el sistema sea capaz de alcanzar el estado  $S(x) = 0$  desde una condición inicial distinta de cero y, una vez alcanzado, la acción de control debe mantenerlo en aquel lugar. Estas condiciones matemáticamente se pueden expresar como:

$$\frac{dS(x)}{dt} < 0 \text{ cuando } S(x) > 0 \text{ y } \frac{dS(x)}{dt} > 0 \text{ cuando } S(x) < 0 \quad \text{Ec.6}$$

es decir, cuando el sistema está fuera de la superficie, el movimiento del sistema con respecto al tiempo  $\frac{dS(x)}{dt}$  es en tal dirección que se dirige hacia la superficie.


Por consiguiente, se aplicará un control  $u$ , tal que:

$$u = \{u^+ \text{ para } S(x) > 0\} \text{ y } u = \{u^- \text{ para } S(x) < 0\} \quad \text{Ec.7}$$

y se deberá comprobar que cumple las condiciones (Ec.7), es decir:

$$\left. \frac{dS(x)}{dt} \frac{dS(x)}{dt} \right|_{u=u^+} < 0 \quad \text{Ec.8}$$



	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

$$\left. \frac{dS(x)}{dt} \frac{ds(x)}{dt} \right|_{u=u^-} > 0 \quad \text{Ec.9}$$

De esta forma, el sistema se encuentra en modo deslizante sobre la superficie  $S(x)$  si el control conmuta continuamente entre  $+u$  y  $-u$  cumpliendo con las condiciones (Ec.8-9).

La Figura 6 muestra un ejemplo de la conmutación cuando se ha introducido una banda de histéresis.

**Figura 6** Ejemplo con banda de histéresis finita en modo deslizante

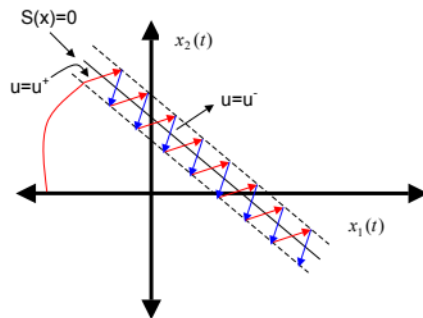



Imagen tomada de:(Arteaga Orozco, (2007)).

### 2.2.3 Estrategia para la Aplicación del Control en Modo Deslizante

Esta técnica de control se ha aplicado a diferentes tipos de convertidores conmutados CC/CC, Los pasos a seguir, según (Arteaga Orozco, (2007)) son los siguientes:

1. Definir la superficie de deslizamiento en función de los errores de las variables de estado.
2. Determinar si se cumple la condición de transversalidad y determinar las premisas que debe satisfacer el sistema para que esta condición sea válida.
3. Si se cumple la condición de transversalidad se puede obtener el control equivalente  $u_{eq}$ .
4. Definir las regiones de deslizamiento de acuerdo a la cota que debe cumplir  $u_{eq}$ .


	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

5. Determinar la dinámica ideal de deslizamiento reemplazando  $u_{eq}$  en la dinámica del sistema.
6. Obtener los puntos de equilibrio de la dinámica ideal.
7. Analizar la estabilidad de los puntos de equilibrio.
8. Realizar el estudio de la robustez del sistema frente a posibles perturbaciones en la señal de entrada y en la carga.
9. Simular el sistema en lazo cerrado.
10. Implementar experimentalmente el control.

### **Amplificadores operacionales**

El circuito electrónico conocido como amplificador operacional (AmpOp) ha cobrado una importancia cada vez mayor. El término amplificador operacional fue introducido en 1947 por John Ragazzini y sus colegas en su trabajo sobre computadoras analógicas, realizado para el consejo de Investigación de la Defensa Nacional de los Estados Unidos durante la Segunda Guerra Mundial. Los primeros amplificadores operacionales utilizaron tubos de vacío (“válvulas”) en lugar de transistores.

El AmpOp es fundamental en ciertos circuitos debido a su flexibilidad. Es una unidad electrónica que se comporta como una fuente de tensión controlada por tensión. También puede emplearse para fabricar una fuente de corriente controlada por tensión o por corriente. Un AmpOp puede sumar señales, amplificar o cambiar el signo (la polaridad de una tensión o la dirección de una corriente) de una señal, integrar o diferenciarla. La capacidad del amplificador operacional para efectuar estas operaciones matemáticas constituye la razón por la que se lo llama de esta manera. (Morcelle del Valle, (2020))

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

La figura 7 y la figura 8 representan simbólicamente el circuito y el encapsulado correspondiente además la identificación de las terminales.

**Figura 7** Símbolo de circuito y su correspondencia con el encapsulado DIP

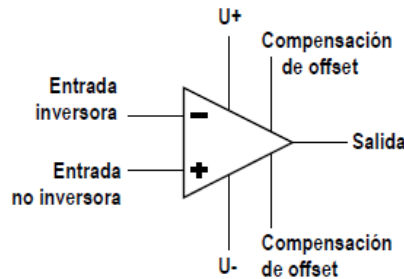


Imagen tomada de: (Morcelle del Valle, (2020)).

**Figura 8** Identificación de los terminales de un AmpOp con encapsulado DIP de 8 terminales

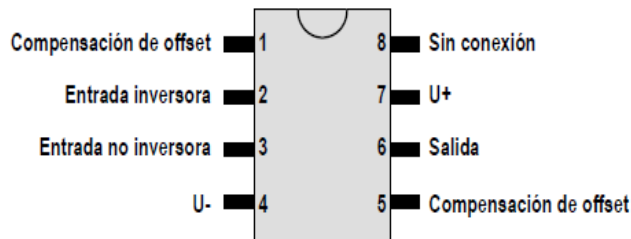



Imagen tomada de: (Morcelle del Valle, (2020)).

#### 2.2.4 Configuraciones de Circuito Elementales de Amplificador Operacional

Se deben entender como configuraciones de circuito de AmpOp las diferentes combinaciones de elementos pasivos asociadas a un AmpOp que permiten realizar los distintos procesamientos de la señal de entrada (generalmente tensión) con el objeto de obtener la señal de salida deseada.

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

### 2.2.4.1 Amplificador Inversor

Se puede observar que, además del amplificador operacional, el circuito está compuesto por dos resistores ( $R_i$  y  $R_r$ ), una fuente de tensión como señal de entrada ( $U_f$ ) y un cortocircuito vinculando la entrada no inversora y el nodo común (masa). Debe observarse que el resistor  $R_r$  vincula la salida con el terminal inversor, dando lugar a una realimentación negativa.

Para determinar la tensión de salida en función de la de entrada.


$$u_s = -\frac{R_r}{R_i} \cdot u_f \quad \text{Ec.10}$$

Si  $A$  es infinita y si la resistencia de entrada  $R_i$  es infinita, es importante porque indica que, si la ganancia  $A$  del amplificador operacional es grande, la ganancia del amplificador inversor se puede fijar mediante las resistencias externas  $R_r$  y  $R_i$ . El límite superior de la ganancia (o factor de amplificación de lazo cerrado)  $R_r/R_i$  está determinado por las tensiones de alimentación y por el valor de la tensión de señal  $u_f$ . Si se tienen tensiones de alimentación simétricas, es decir  $U^- = -U^+ = U_{cc}$ , se obtiene:

$$|U_s| \leq U_{cc} \quad \text{Ec.11}$$

$$\left| -\frac{R_r}{R_i} \cdot U_f \right| \leq U_{cc} \quad \text{Ec.12}$$

$$\left| \frac{R_r}{R_i} \right| \leq \left| \frac{U_{cc}}{U_f} \right| \quad \text{Ec.13}$$

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

En el circuito amplificador inversor mostrado en la Figura 9, la resistencia  $R_r$  proporciona la conexión de realimentación negativa; es decir, conecta el terminal de salida con el terminal de la entrada inversora. Si se elimina  $R_r$ , el camino de realimentación queda abierto y se dice que el amplificador estará operando en lazo abierto. (Morcelle del Valle, (2020))

**Figura 9** Circuito amplificador inversor

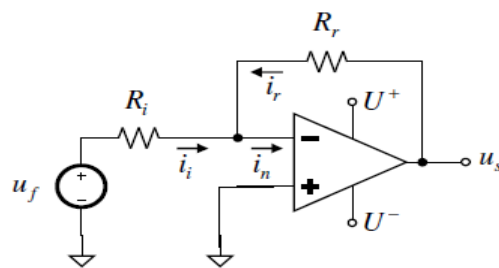


Imagen tomada de: (Morcelle del Valle, (2020)).

La Figura 10 muestra la configuración en lazo abierto. (Morcelle del Valle, (2020))

**Figura 10** Circuito amplificador operando en lazo abierto

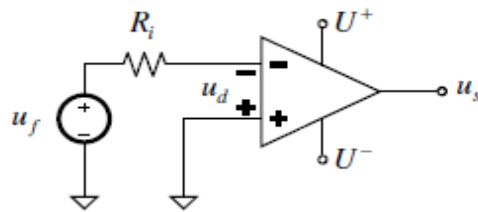



Imagen tomada de: (Morcelle del Valle, (2020)).

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

### 2.2.4.2 Amplificador Sumador

La tensión de salida en un amplificador sumador es una suma cambiada de escala y cambiada de signo de las tensiones aplicadas a la entrada del amplificador. La Figura 11 muestra un amplificador sumador con tres tensiones de entrada.

**Figura 11** Circuito amplificador sumador

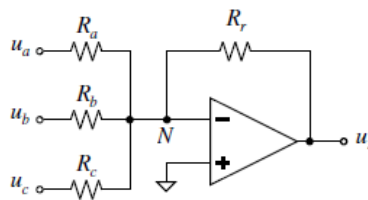


Imagen tomada de: (Morcelle del Valle, (2020)).

La relación entre la tensión de salida  $u_s$  y las tres tensiones de entrada  $u_a$ ,  $u_b$  y  $u_c$  se muestra en la Ec. 15.

$$u_s = - \left( \frac{R_r}{R_a} \cdot u_a + \frac{R_r}{R_b} \cdot u_b + \frac{R_r}{R_c} \cdot u_c \right) \quad \text{Ec.14}$$


Ahora, si  $R_a = R_b = R_c = R_i$ , la ecuación anterior se reduce a:

$$u_s = - \frac{R_r}{R_i} (u_a + u_b + u_c) \quad \text{Ec.15}$$

Finalmente, si  $R_a = R_b = R_c = R_r$ , la tensión de salida es la suma, con signo cambiado, de las tensiones de entrada:

$$u_s = - (u_a + u_b + u_c) \quad \text{Ec.16}$$

(Morcelle del Valle, (2020))

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

### 2.2.4.3 Amplificador no inversor

La tensión de salida del amplificador no inversor tiene la misma polaridad que la de entrada (de allí su nombre) y el factor de amplificación de lazo cerrado es combinación de los valores de los resistores conectados al terminal inversor. La Figura 12 muestra el circuito amplificador no inversor. La fuente de señal está representada por  $U_f$  en serie con  $R_i$  (fuente real). Para la determinación de la tensión de salida se aplican las restricciones correspondientes al AmpOp ideal operando dentro de la zona lineal.

**Figura 12** Circuito amplificador no inversor

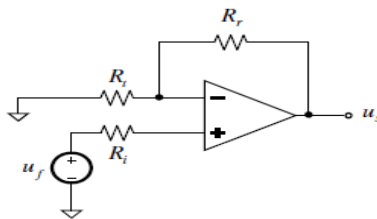


Imagen tomada de: (Morcelle del Valle, (2020)).


Al igual que antes, el lector debería llegar al siguiente resultado, de acuerdo al análisis planteado:

$$u_s = -\frac{R_r + R_t}{R_t} \cdot u_f \quad \text{Ec.17}$$

El mismo resultado debería obtenerse observando que el circuito, desde el punto de vista de la tensión de salida, es un divisor de tensión no cargado (recordar que la corriente de entrada al AmpOp vale cero); y que la tensión de la fuente es la “tensión del divisor”, como se ve a continuación:

$$u_f = -\frac{R_t}{R_r + R_t} \cdot u_s \quad \text{Ec.18}$$

(Morcelle del Valle, (2020))

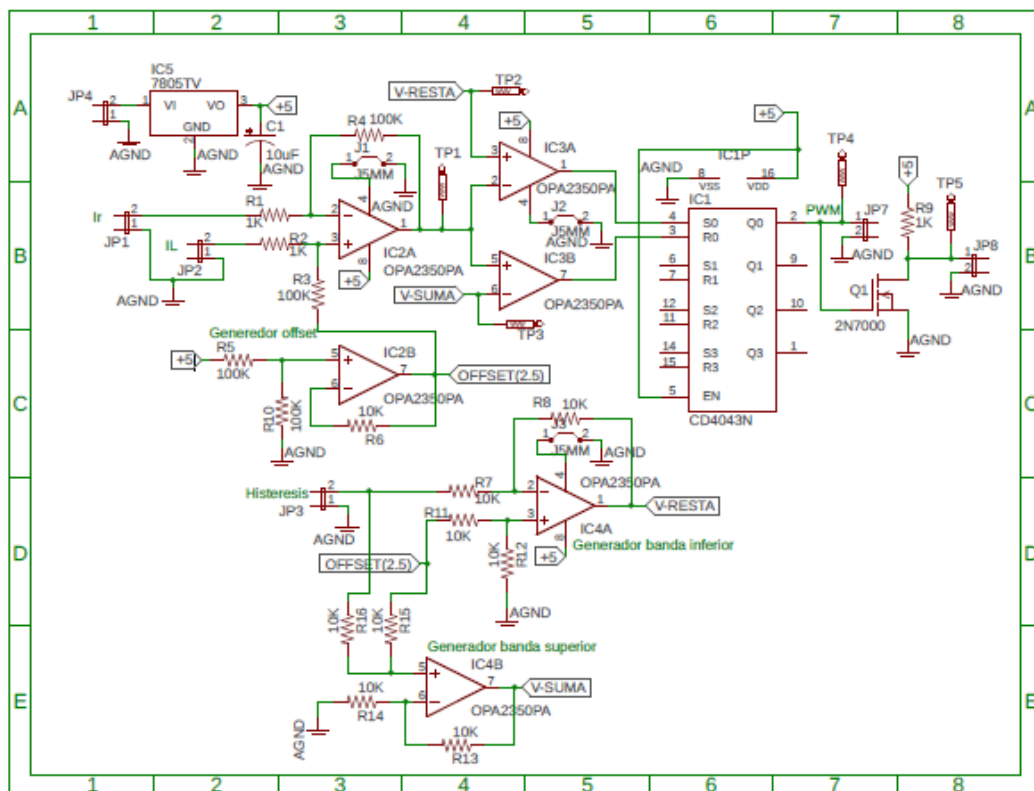
 Institución Universitaria	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## 3 METODOLOGÍA


### 3.1 Análisis de Deficiencias de Tarjeta Actual en MULTISIM

Para realizar el análisis de la tarjeta de control actual, se actualiza el diseño del circuito análogo de la figura 13, en el software MULTISIM en el cual se anexa el convertidor con control en modo deslizante sin ningún cambio en los componentes de la tarjeta para realizar el respectivo análisis.

**Figura 13** Esquemático de la tarjeta diseñada en el laboratorio EER.





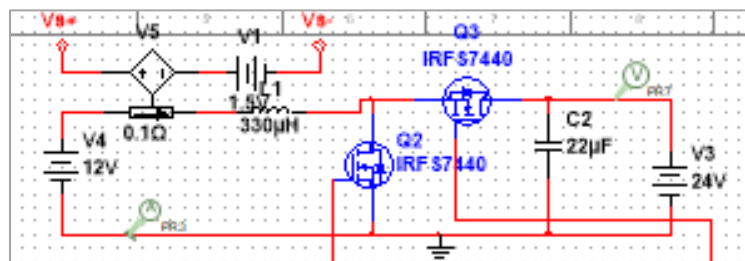
	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

### 3.1.1 Etapas de diseño del control análogo en MULTISIM


- **Convertidor conmutado**

Para la comprobación del funcionamiento de la tarjeta de control se utiliza un convertidor Boost síncrono conmutador por dos transistores tipo Mosfet de referencia IRFS7440, un inductor de 330uH, capacitor de salida de 22uF el cual se muestra en la Figura 14. En este caso como se requiere comprobar el funcionamiento de la tarjeta para un control de corriente, se fijan a la salida y entrada del convertidor los voltajes de 12V en la entrada y 24V a la salida. Para la medición de corriente en el laboratorio de EER se utiliza el sensor AD8210, el cual es un sensor tipo shunt que entrega una señal de voltaje igual a el valor de corriente con una escala de 1/10 y un offset de 1.5 V. Para simular el funcionamiento de este sensor se utiliza una fuente de voltaje controlada por corriente con una transresistencia de 0.1 para simular el escalamiento de la corriente y a la salida de la fuente de voltaje se conecta en serie una fuente de tensión fija de 1.5 V para agregar el offset como se muestra en la Figura 14. El diferencial de tensión entre Vs+ y Vs- representa la medición de corriente del inductor de entrada del convertidor Boost.

**Figura 14** Convertidor conmutado



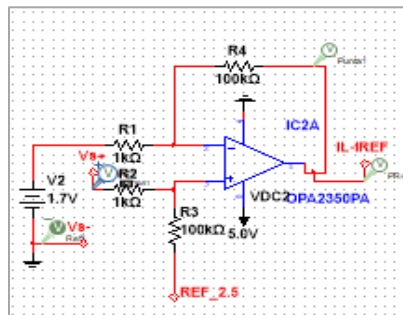
Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

- **Cálculo de error de corriente**

La Figura 15 muestra un AmpOp en configuración de restador no inversor, cuyo voltaje a la salida es representado en la Ec.19.

**Figura 15** Control de ganancia de tensión

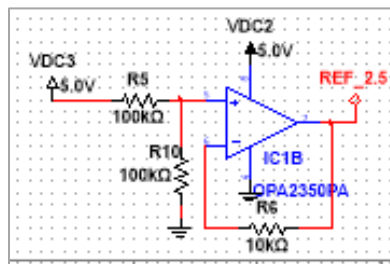


Elaboración propia.


$$\left(\frac{R_4}{R_1} * V2\right) - \left(\frac{R_3}{R_2} * (V_{S+} - V_{S-})\right) + 2.5 = IL\_REF \quad \text{Ec. 19}$$

Este voltaje nombrado IL\_REF calcula el error entre el voltaje de referencia; el cual se selecciona a partir de la fuente de voltaje V2 y la tensión de medida de la corriente por el inductor Vs+-Vs-, los cuales tienen una ganancia de 100 veces debida a la razón entre R4/R1 y R3/R2. Adicionalmente, la salida tiene un offset de 2.5V agregado en la parte baja con la señal REF\_2.5 la cual es generada a partir de un amplificador en modo seguidor de voltaje como se muestra en la Figura 16.

**Figura 16** Generación de offset y señal de referencia



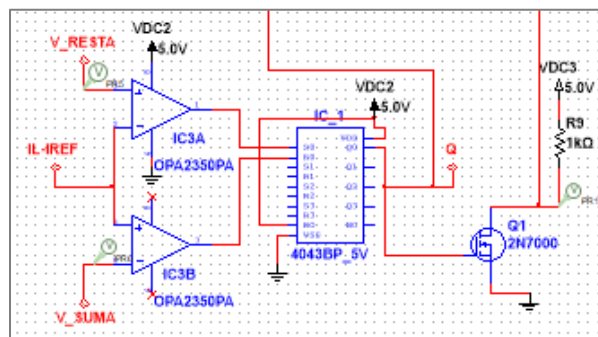
Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


- **Generación de la señal de conmutación**

La señal IL\_REF representa el sentido de la función de conmutación de la superficie deslizante, la cual debe de cambiar de sentido cada vez que esta toque el límite superior o inferior de la histéresis del comparador de histéresis mostrado en la Figura 17. La salida de este comparador ingresa a un flip flop tipo SR el cual generara la señal de conmutación de la superficie deslizante que conmuta los dos MOSFET del convertidor boost para que la corriente siga la referencia V2.

**Figura 17** Generación de la señal de conmutación



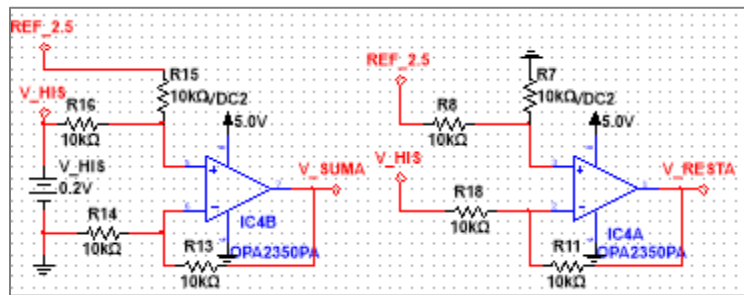
Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


- **Generación de histéresis por comparador de ventana**

Los límites superiores e inferiores del comparador de histéresis son definidos alrededor de la señal de referencia de 2.5 voltios por medio de un restador y un sumador implementado con AmpOp como se muestra en la Figura 18. El valor de la histéresis es definido por la fuente V\_HIS, de este modo si su valor es 0.5 los límites del comparador estarían en  $2.5+0.5= 3 \text{ V}$  y  $2.5-0.5=2 \text{ V}$ .

**Figura.18** Generación de límites superior e inferior del comparador de ventana con histéresis



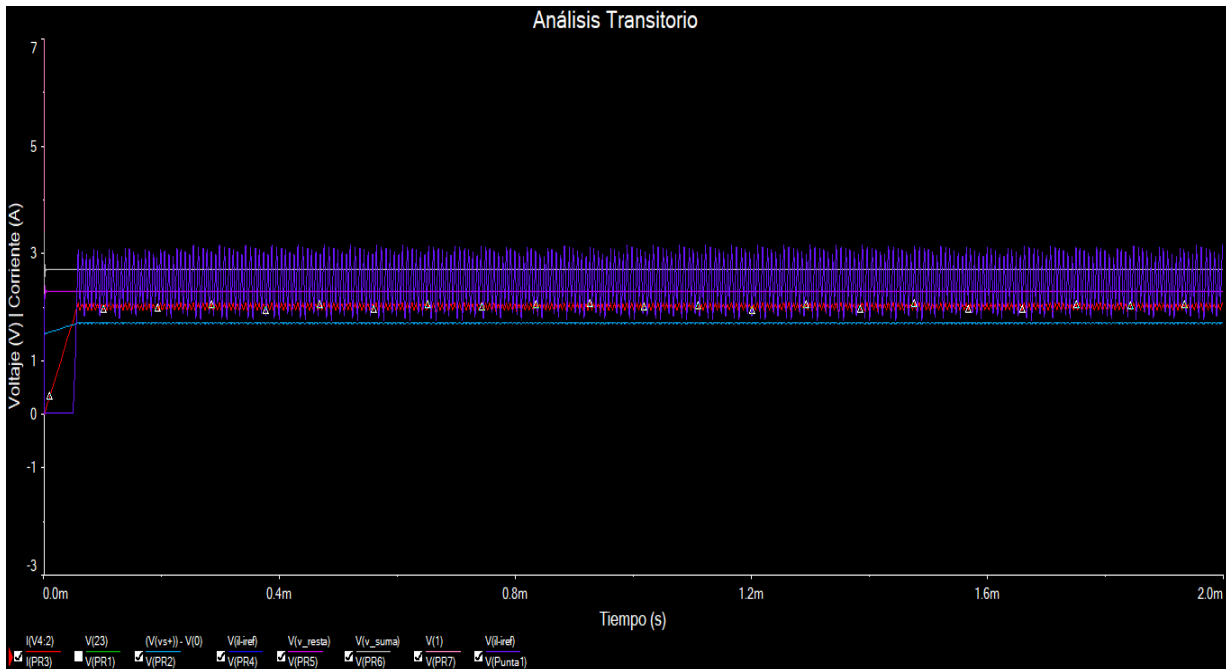
Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


### 3.1.2 Desventajas del Circuito de Tarjeta Actual

Se realiza la simulación y de acuerdo a la figura 19 se observa que, por los componentes de la etapa de cálculo de error, las resistencias del amplificador dan una señal de control no muy estable y la magnitud del rizado se sale del comparador de ventana el cual es probado con una histéresis de 0.2 V. Debido a las tensiones de polarización de los amplificadores y flip flop utilizados la tarjeta está limitada para operar en un rango de operación reducido, quitándole estabilidad al control en algunos puntos de operación.

**Figura 19** Rizado de corriente

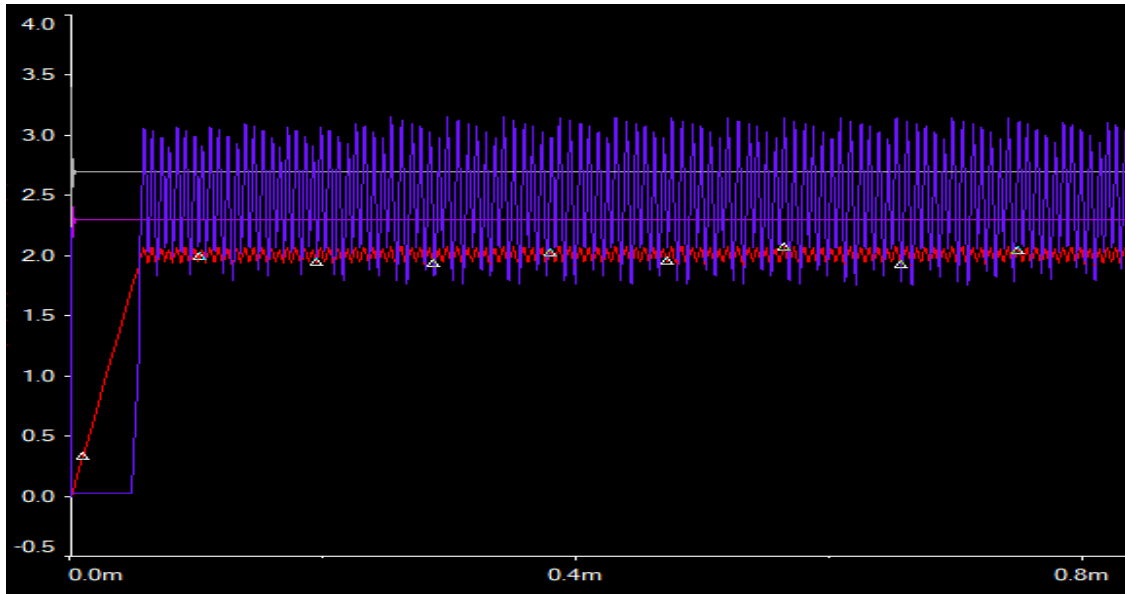


Elaboración propia.


	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

En la figura 20, se puede ver que el rizado tiene demasiadas fluctuaciones y se encuentra fuera del comparador, lo cual no permite que el circuito tenga un control y mucho menos la estabilidad de salida de corriente en el circuito.

**Figura 20** Rizado fuera del comparador



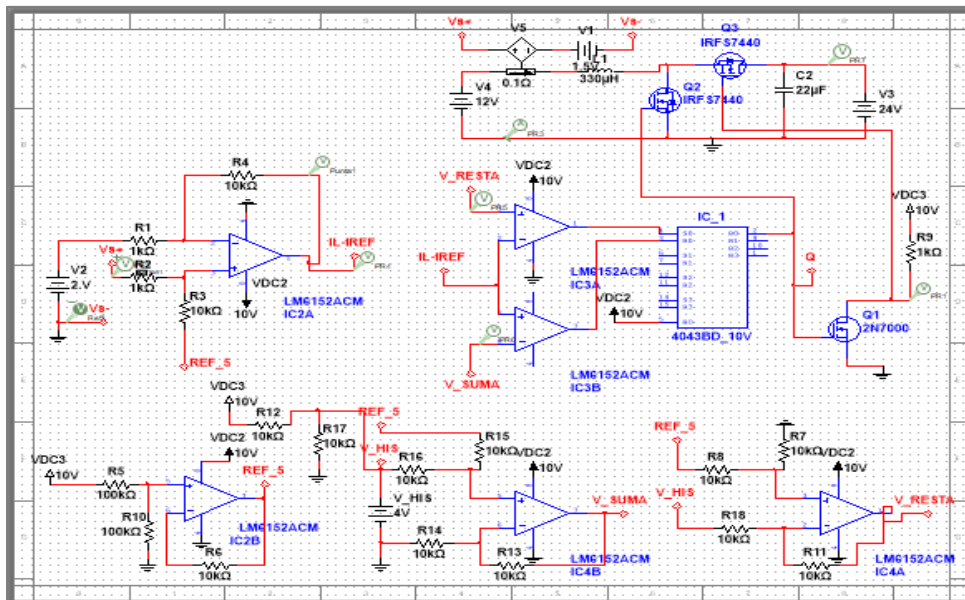
Elaboración propia.

 Institución Universitaria	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


### 3.2 Mejoras aplicables al rediseño del circuito

En el control análogo inicial se procede a realizar los cambios que nos permitan teniendo en cuenta las debilidades evaluar las etapas de ganancia e histéresis, lo cual se puede mejorar aumentando el voltaje de entrada a 10 V en la etapa de ganancia de tensión y a 5 V en la etapa de histéresis respectivamente, por lo tanto se puede cambiar el amplificador y el conversor A/D a 10 V, también se realiza la simulación y se observó que cambiando los componentes del amplificador operacional de la ganancia de tensión se observa que la magnitud del rizado es más estable y no se sale del comparador de ventana, para la etapa de histéresis se coloca un divisor de voltaje para el voltaje de referencia del comparador a 5 V, para poder darle un rango más amplio y poder tener más aplicaciones de uso común. Con estas mejoras la simulación la tarjeta de control por modos deslizante para convertidores conmutados muestra un mejor control y una estabilidad dentro del comparador del circuito los cuales se verán gráficamente en los resultados del Informe. En la figura 21 se ve el diseño completo del control y el convertidor conmutado.

**Figura 21** Rediseño en MULTISIM del control análogo



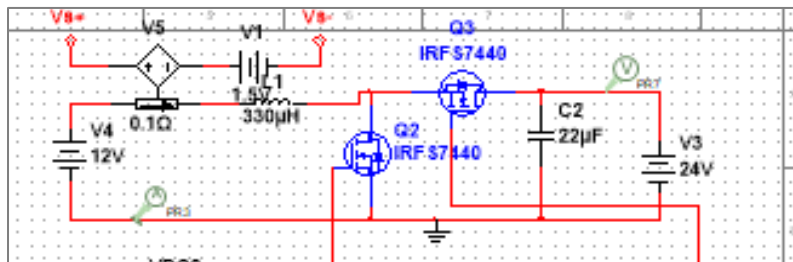
Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

- **Convertidor conmutado a 10 V**


En la etapa última de control es donde se utiliza la salida del Conversor A/D de 10 V, la misma salida va conectada al convertidor conmutado por modo deslizantes como se observa en la figura 22, donde hace igual que el circuito a mejorar, la energía se almacene suficiente en la bobina o el capacitor y después en otro tiempo cambie la polaridad pueda descargar la misma energía acumulada en la salida, igual también tenemos un limitador de corriente el cual sirve para eliminar tensiones que no deseamos que lleguen algunos puntos del circuito y finalmente con los cambios anteriores tener una estabilidad en esta etapa de control ya rediseñada.

**Figura 22** Convertidor conmutado



Elaboración propia.

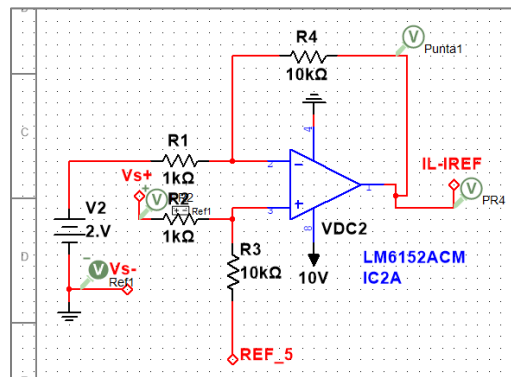


	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

- **Cálculo de error de corriente a 10 V**

Con el MULTISIM de acuerdo a figura 23, se rediseña la primera etapa de control de ganancia de tensión, con el amplificador operacional de la figura 23 se cambia a 10 V, se cambian R4 y R3 a 10 kΩ, la cual varía la frecuencia haciendo que mejoré el rizado y el control de ganancia tienda hacer más estable, lo cual se ve reflejado en la simulación de todo el sistema. La Figura 23 muestra un AmpOp en configuración de restador no inversor, cuyo voltaje a la salida es representado en la Ec.20.


**Figura 23** Control de ganancia de tensión a 10 V



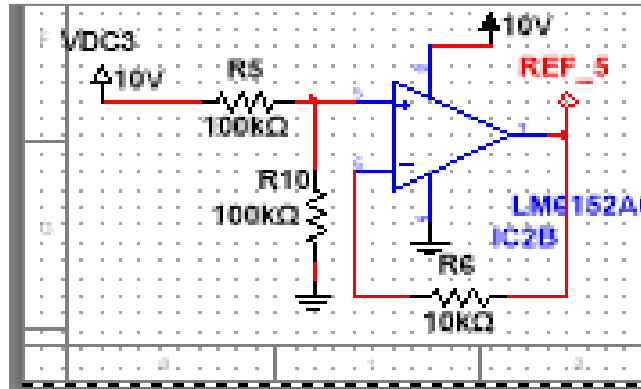
Elaboración propia.

$$\left(\frac{R_4}{R_1} * V2\right) - \left(\frac{R_3}{R_2} * (V_{S+} - V_{S-})\right) + 5 = IL\_REF \quad \text{Ec. 20}$$

Este voltaje nombrado IL\_REF calcula el error entre el voltaje de referencia; el cual se selecciona a partir de la fuente de voltaje V2 y la tensión de medida de la corriente por el inductor Vs+-Vs-, los cuales tienen una ganancia de 100 veces debida a la razón entre R4/R1 y R3/R2. Adicionalmente, la salida tiene un offset de 5 V agregado en la parte baja con la señal REF\_5 la cual es generada a partir de un amplificador en modo seguidor de voltaje como se muestra en la Figura 24.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

**Figura 24** Generación de offset y señal de referencia

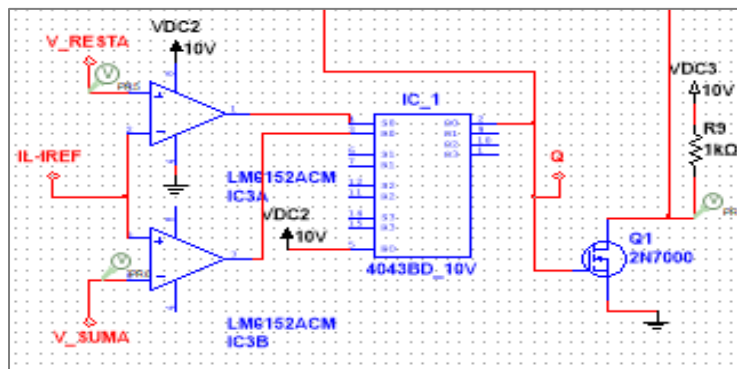


Elaboración propia.


- **Generación de la señal de conmutación**

Luego en esta etapa también se realiza el cambio de integrado A/D A 10 V, como se ve en la figura 25, donde es igualmente recibidas las salidas análogas de los comparadores y así poder utilizar un codificador que nos entregue la salida digital, la cual va llegar igualmente al convertidor, así como la tarjeta a rediseñar.

**Figura 25** Generación de la señal de conmutación



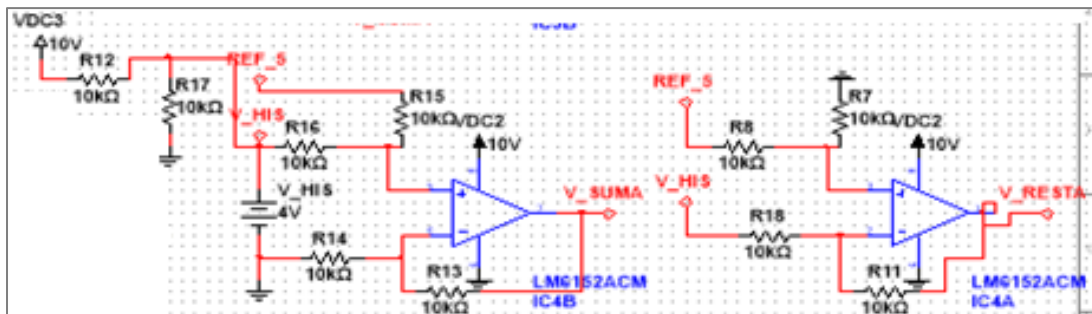
Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


- **Generación de histéresis por comparador de ventana**

Los límites superiores e inferiores del comparador de histéresis son definidos alrededor de la señal de referencia de 5 voltios por medio de un restador y un sumador implementado con AmpOp como se muestra en la Figura 26. El valor de la histéresis es definido por la fuente V\_HIS, de este modo si su valor es 0.5 los límites del comparador estarían en  $5+0.5= 5.5\text{ V}$  y  $5-0.5=4.5\text{ V}$ .

**Figura 26** Generación de límites superior e inferior del comparador de ventana con histéresis



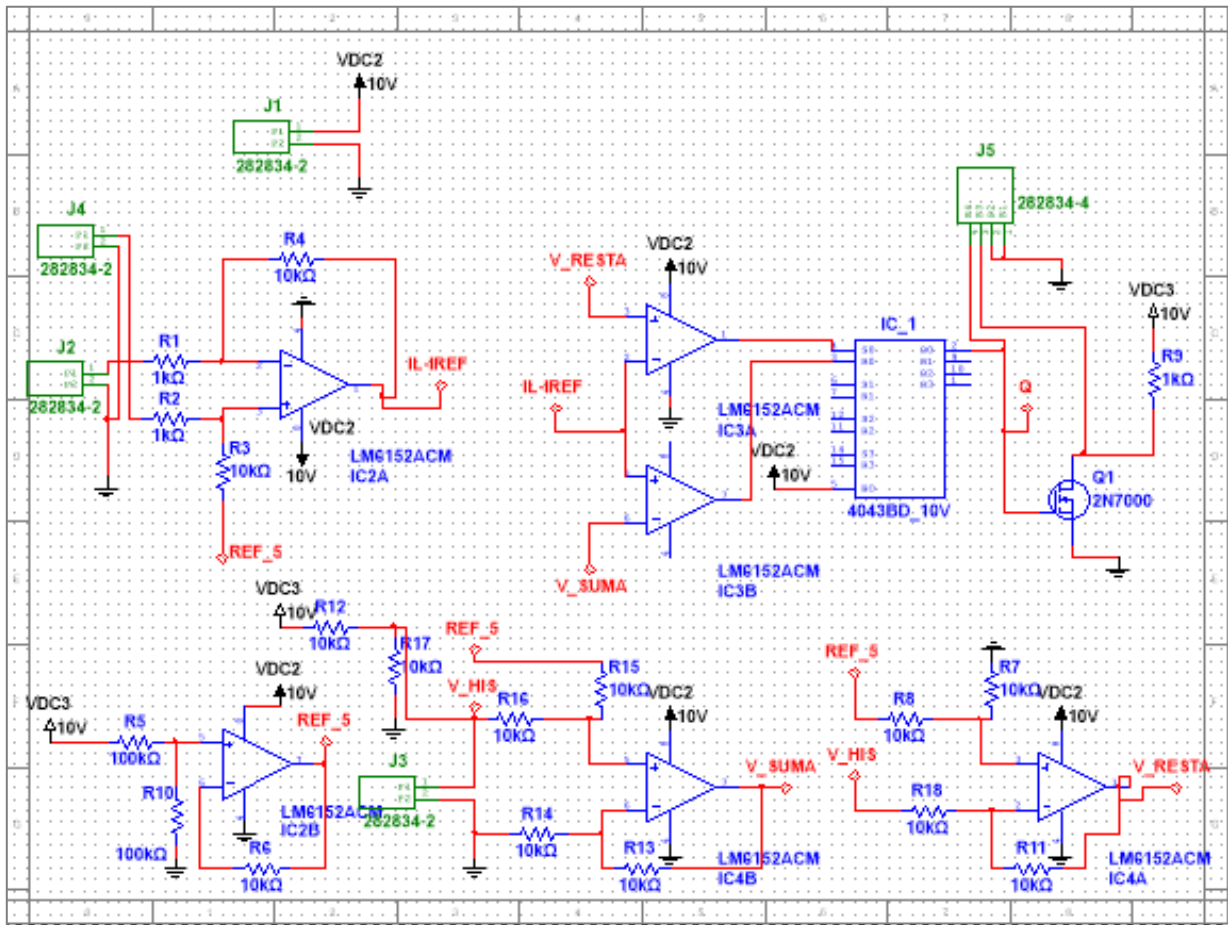
Elaboración propia.

 Institución Universitaria	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


### 3.3 Diseño del PCB en MULTISIM

Como se ve en la figura 27, se empaquetan en MULTISM cada uno de los componentes, teniendo en cuenta solo la parte de control que es la señal que se quería rediseñar para que al llegar el convertidor fuera más estable y tuviera mejor rango de trabajo. Con lo anterior se empaqueta la etapa de ganancia de tensión, el divisor de voltaje, el generador de histéresis y el convertidor A/D, y las señales de salida de este sería la nueva señal estable y con un mayor control que llegaría al convertidor.

**Figura 27** Diseño de empaquetado para el rediseño de la tarjeta de control



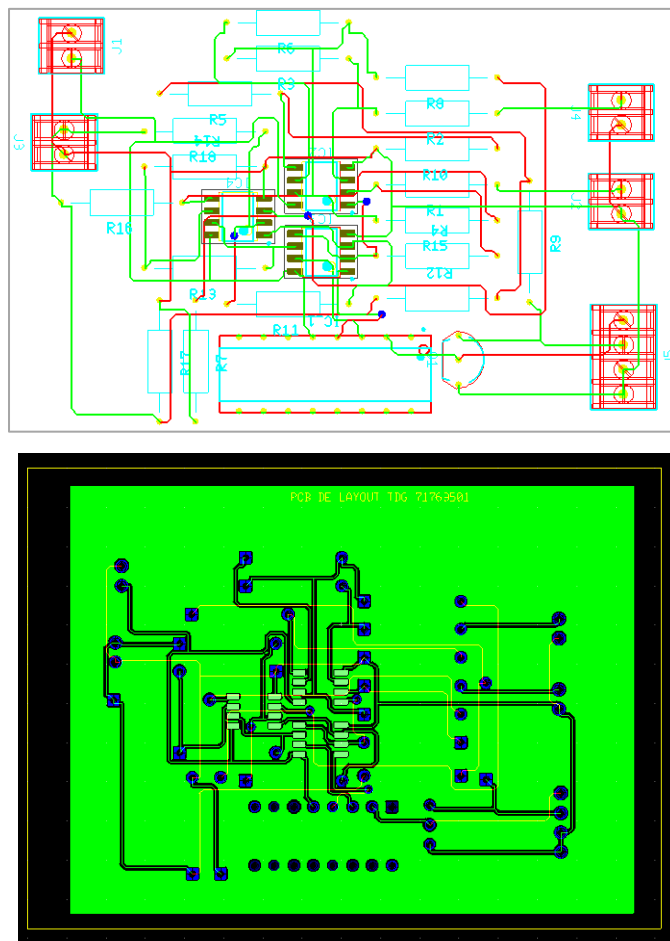
Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


- **Serigrafía para la impresión de la tarjeta**

Para el rediseño se realiza en MULTISIM, la serigrafía del diseño tal como se observa en figura 28, para poder imprimir los puntos de prueba, al igual como el posicionamiento, la orientación y referencia de los componentes que integran el nuevo diseño, la cual permitirá realizar físicamente el circuito de control.

**Figura 28** Serigrafía para la impresión de la tarjeta



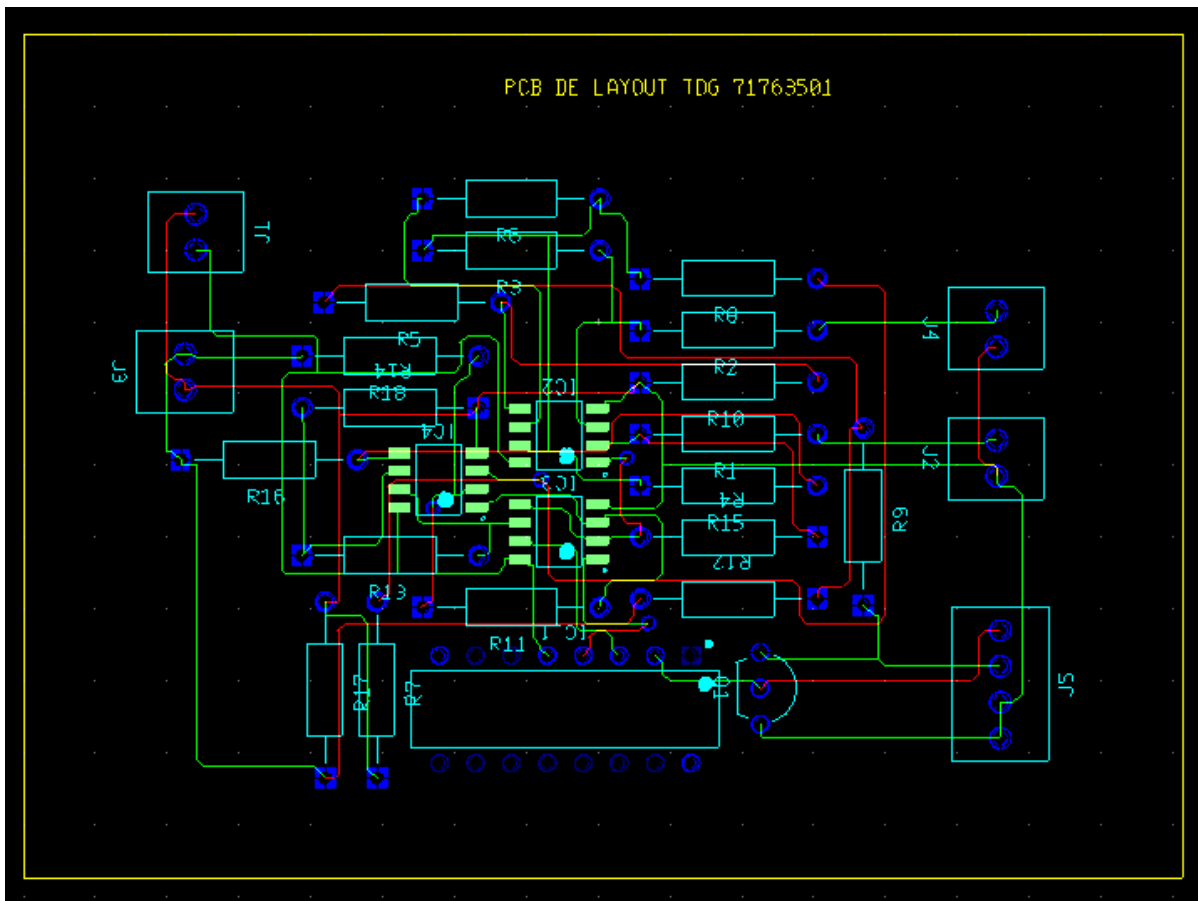
Elaboración Propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


- **PCB de Layout de rediseño de tarjeta de control**

Con el diseño en MULTISIM del PCB que se observa en la figura 29, ya se tiene tanto el esquemático y el layout de la tarjeta, lo cual permite implementar físicamente la nueva tarjeta, el programa MULTISIM también permite visualizar en 3D la tarjeta ya impresa con todos sus componentes y conectores donde se puede conectar el convertidor con las señales de salida de control del nuevo circuito rediseñado.

**Figura 29** PCB de Layout de rediseño de tarjeta de control



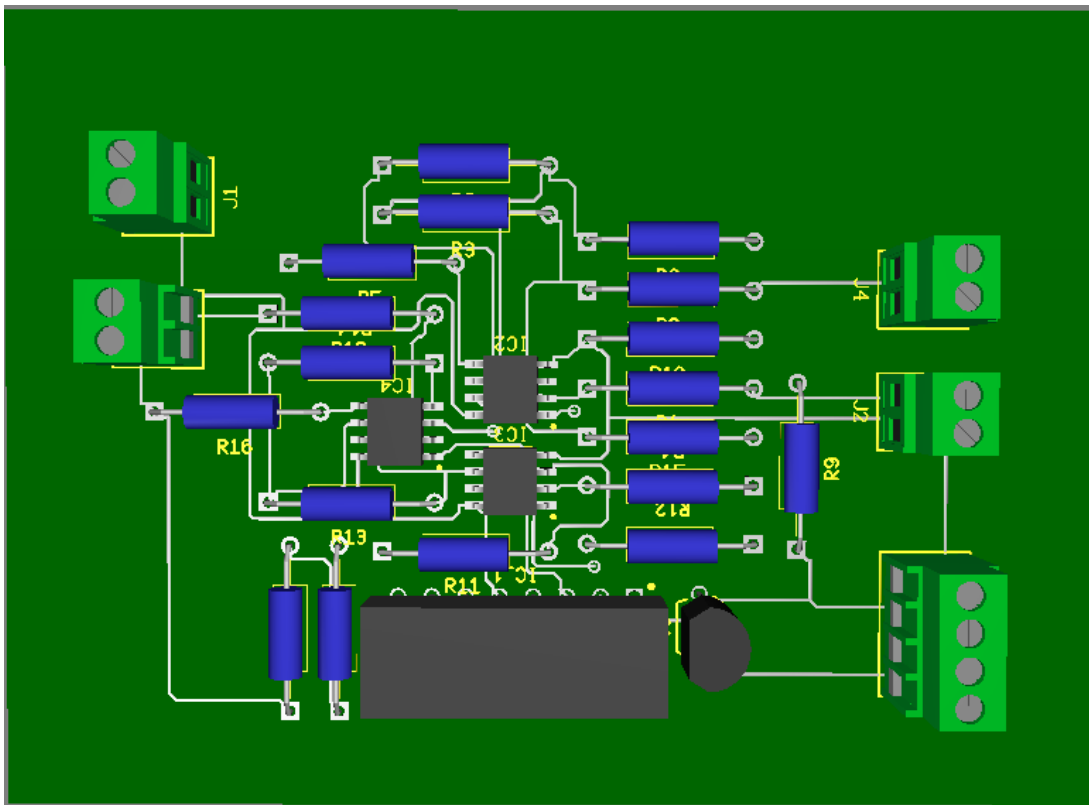
Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


- **Rediseño en 3D de tarjeta de control por modos deslizantes para convertidores conmutados**

Finalmente, el diseño en 3D mostrado en la Figura 30 y su comprobación de comportamiento de control y estabilidad el cual se mostrará en los resultados de este informe con la simulación de la señal en MULTISIM, se puede implementar físicamente para el mejor cuidado de los equipos del laboratorio, acoplados a este nuevo diseño de control para convertidores conmutados.

**Figura 30** Vista en 3D rediseño final de tarjeta de control por modos deslizantes para convertidores conmutados.



Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## 4 RESULTADOS Y DISCUSIÓN

### 4.1 Simulación de control y estabilidad del rediseño de la tarjeta

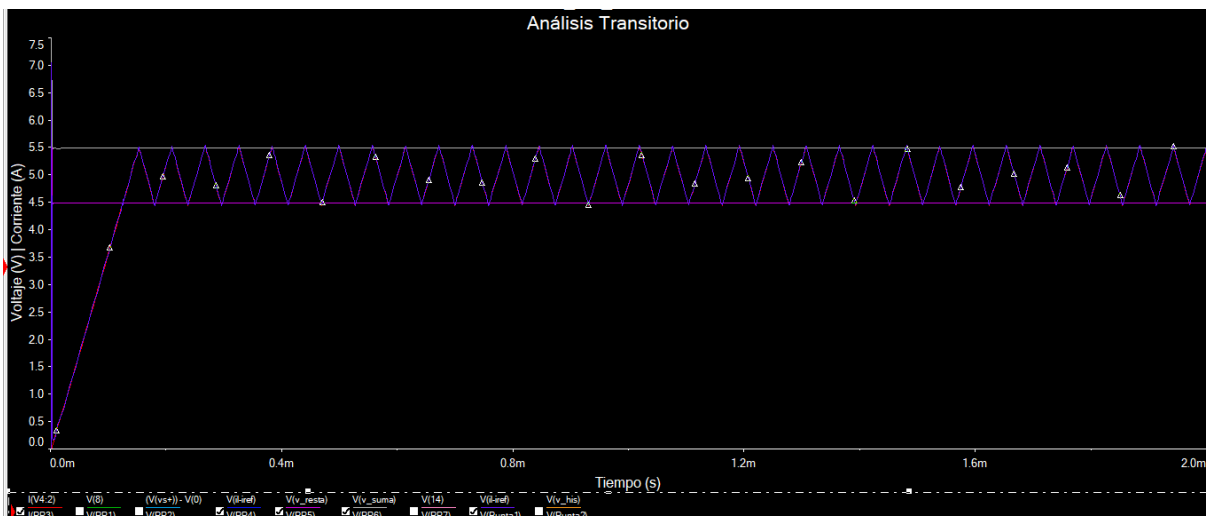
Para realizar la simulación de la tarjeta de control, se tiene en cuenta el voltaje de ganancia y el voltaje de la histéresis lo cual permitirá el tamaño del comparador donde debe oscilar la señal de corriente de forma controlada.

La simulación 1 en la figura 30, se coloca un voltaje de ganancia de 2 voltios a este valor se resta 1.5 V que es el voltaje de salida del convertidor y este resultado se divide por el valor de la resistencia 0.1  $\Omega$ .

$$2 \text{ V} - 1.5 \text{ V} = 0.5 \text{ V} / 0.1 \Omega = 5 \text{ A}$$


Si observamos la simulación de la figura 31, la señal de corriente está oscilando entre 4.5 A y 5.5 A, teniendo como referencia 5 A, teniendo en cuenta la histéresis de 0.5 V, se observa, la estabilidad y el control del circuito muy bueno ya que la señal de corriente no se sale del comparador de ventana.

**Figura 31** Ganancia de voltaje 2 e histéresis de 0.5 V



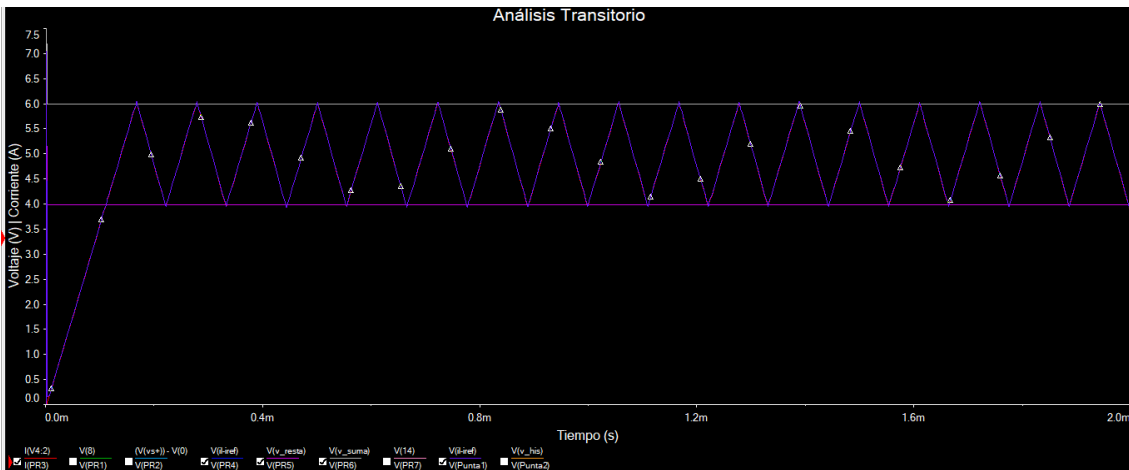
Elaboración propia.




	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

La simulación 2 se tiene en cuenta que la corriente se encuentra en 5 A y el voltaje de la histéresis está en 1 voltio podemos observar en la figura 32 que se cumple nuevamente con el control y la estabilidad de este nuevo diseño y el rango de trabajo es mayor a comparación del anterior circuito, la corriente nuevamente está en 5 A y oscila entre 4 y 6 V que es el voltaje del comparador.

**Figura 32** Ganancia de voltaje 2 e histéresis de 1.0 V

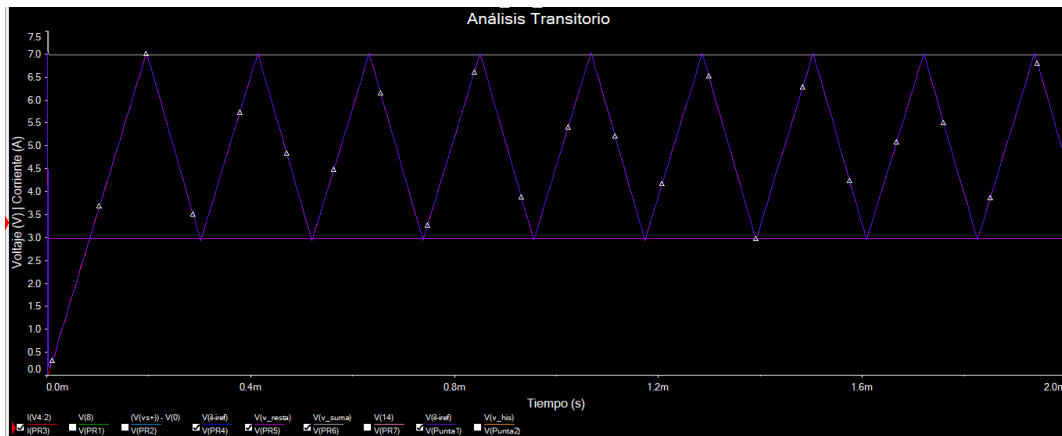


Elaboración propia.

	<b>INFORME FINAL DE TRABAJO DE GRADO</b>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

La simulación 3 se tiene en cuenta que la corriente se encuentra en 5 A y el voltaje de la histéresis está en 2 V podemos observar en la figura 33, continúa estable y controlado por el comparador de ventana ya que la señal de corriente se mantiene entre 3 y 7 V que es el voltaje del comparador.

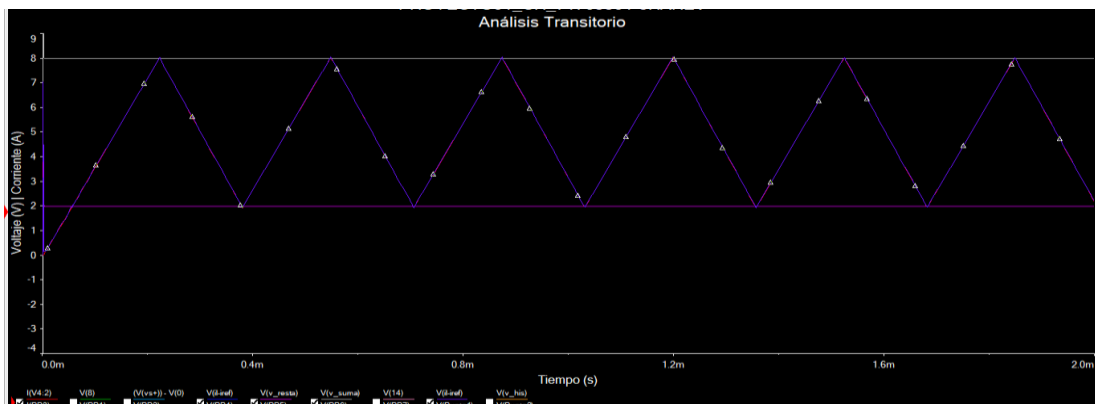
**Figura 33** Ganancia de voltaje 2 e histéresis de 2.0 V




Elaboración propia

En la simulación 4 se tiene en cuenta que la corriente se mantiene en 5 A y el voltaje de la histéresis está en 3 V podemos observar en la figura 34, nuevamente continúa estable y controlado por el comparador de ventana, tiene un mayor control de histéresis y la señal de la corriente se mantuvo dentro del comparador que está entre 3 V y 8 V.

**Figura 34** Ganancia de voltaje 2 e histéresis de 3.0 V



Elaboración propia.


	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

# 5 CONCLUSIONES, RECOMENDACIONES Y TRABAJO FUTURO

---

## 5.1 CONCLUSIONES

- A Partir del programa MULTISIM se implementa el control análogo a rediseñar y en la simulación se pudo observar las falencias que tenía el circuito, pero al mismo tiempo el hardware nos permite cambiar los componentes, donde se puede evidenciar las mejoras que se pueden implementar al circuito desde la simulación hasta el esquemático y su layout para su PCB.
- Con el cambio de los componentes del circuito en el MULTISIM y su simulación de los cambios hechos al diseño, tanto de amplificadores, resistencia, conversor A/D y fuente de voltaje, se evidencia las mejoras tanto en rango de operación, como control y estabilidad.
- Con el circuito implementado y colocando las salidas al convertidor conmutado, las simulaciones descritas en el informe, muestran el correcto funcionamiento del circuito de cada una de las etapas del diseño, lo cual permite pasar a la etapa del PCB de la tarjeta.
- El MULTISIM en este trabajo se pudo definir como una herramienta muy eficiente, para este proyecto de rediseño, ya que nos permitió evaluar desde la etapa diseño de control análogo, hasta la impresión de la tarjeta, con el esquemático y el layout además una vista en 3D, la cual nos permite revisar la ubicación de cada uno de los

	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01-22


componentes y los respectivos conectores la cual con dicho hardware se puede realizar de manera automática.

## 5.2 RECOMENDACIONES

- Para realizar este tipo de proyectos es importante analizar cada etapa con equipos patrones como osciloscopio y multímetro, para comparar qué tan exacto son los datos del hardware. Debido a las restricciones, no se pudo realizar pruebas físicas en los laboratorios, lo cual hubiera sido de gran ayuda para la implementación a corto plazo del proyecto.

## 5.3 TRABAJO A FUTURO


- Sería importante realizar físicamente tanto la etapa de control y el convertidor conmutado al tiempo, para evaluar en el mundo real su comportamiento y poder realizar el ajuste de control y estabilidad ya que se puede presentar que la parte de control funcione muy bien pero el convertidor tenga oscilaciones que se tengan que corregir.
- Para este trabajo se puede implementar otros tipos de controles digitales, los cuales se podrían implementar con un microcontrolador lo cual permite realizar correcciones de forma más precisa y al final poder tener una mejor y estabilidad y control de la señal de la corriente siendo aún más eficiente que el modo deslizante.

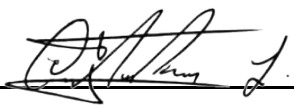
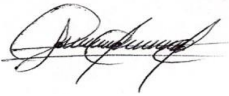
	<p style="text-align: center;">INFORME FINAL DE TRABAJO DE GRADO</p>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

## REFERENCIAS


---

- Hart, D. W. (2001). *Electrónica de potencia (Vol. 32)*. Madrid, España: Prentice Hall.
- Arteaga Orozco, M. I. ((2007)). *Control no lineal de convertidores conmutados CC/CC: Análisis de prestaciones y verificación experimental*. Cataluña: Universidad Politécnica de Cataluña.
- Biel Solé, D. ((1999)). *Control en modo deslizante aplicado a la generación de señal en convertidores conmutados DC/DC*.
- Floyd, T. L. (2008). *Dispositivos electrónicos*. México: Pearson Educación.
- GARCÉS, S. I. (2015, January). Hybrid linear/non-linear adaptive controller for battery charger/discharger in renewable power systems. *In Simposio Internacional sobre la Calidad de la Energía Eléctrica -SICEL (Vol. 8)*.
- Montoya, D. G. (2014). Maximum power point tracking based on the sliding mode control of the average PV admittance. *In Proceedings of the 2014 IEEE Emerging Technology and Factory Automation (ETFA)* (págs. pp. 1-5). Barcelona, España: IEEE.
- Morcelle del Valle, P. &. ((2020)). *Circuitos eléctricos*. Buenos Aires: EDULP.
- Ramos-Paja, C. A.-M.-R. (2018). Cargador de baterías fotovoltaico con control por modos deslizantes y limitación de la derivada de corriente de carga. *TecnoLógicas*, 21(42), 129-145.
- Trueba, J. L. (2007). *Electromagnetismo, circuitos y semiconductores*. Madrid: Dykinson.

	<p style="text-align: center;">INFORME FINAL DE TRABAJO DE GRADO</p>	Código	FDE 089
		Versión	03
		Fecha	2015-01-22

FIRMA ESTUDIANTES	 <hr/> Carlos Alberto Ruiz Silva <hr/> CC.71763501 <hr/>
FIRMA ASESOR	 <hr/> Juan Pablo Villegas Ceballos CC.1017192320 Trabajo de grado Carlos Alberto Ruiz FECHA ENTREGA: _____

FIRMA COMITÉ TRABAJO DE GRADO DE LA FACULTAD	_____
RECHAZADO__	ACEPTADO____
	ACEPTADO CON MODIFICACIONES_____
	ACTA NO. _____
	FECHA ENTREGA: _____

 Institución Universitaria	INFORME FINAL DE TRABAJO DE GRADO	Código	FDE 089
		Versión	03
		Fecha	2015-01- 22

FIRMA CONSEJO DE FACULTAD \_\_\_\_\_

ACTA NO. \_\_\_\_\_

FECHA ENTREGA: \_\_\_\_\_